

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-222444

(43)Date of publication of application : 18.08.1995

(51)Int.Cl.

H02M 3/28
H02M 3/335
H02M 7/5387
H05G 1/20

(21)Application number : 06-027610

(71)Applicant : HITACHI MEDICAL CORP

(22)Date of filing : 01.02.1994

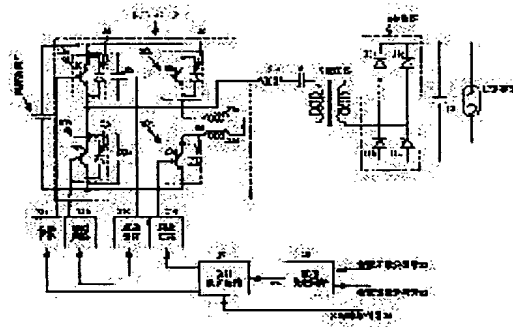
(72)Inventor : TAKAHASHI JUN
HATAKEYAMA KEISHIN
TAKANO HIROSHI
SAKAMOTO KAZUHIKO

(54) DC-DC CONVERTER

(57)Abstract:

PURPOSE: To obtain the DC-DC converter in which inverter noise and switching loss are reduced to achieve high efficiency.

CONSTITUTION: Capacitances 22a, 22b which are used as lossless snubbers are connected respectively in parallel with a first transistor 20a and a second transistor 20b for an inverter 4 which receives a direct current from a DC power supply 1 and which converts the direct current into an alternating current. In addition, inductances 23a, 23d which are used as lossless snubbers are connected respectively in series with a third transistor 20c and a fourth transistor 20d. Thereby, a noise which is generated in the inverter 4 can be reduced, a loss in the individual transistors 20a to 20d is reduced, and the high efficiency of the DC-DC converter is achieved.



書誌

(19)【発行国】日本国特許庁(JP)
(12)【公報種別】公開特許公報(A)
(11)【公開番号】特開平7-222444
(43)【公開日】平成7年(1995)8月18日
(54)【発明の名称】DC-DCコンバータ
(51)【国際特許分類第6版】

H02M	3/28	R	
		Q	
	3/335	E	
	7/5387		9181-5H
H05G	1/20		

【審査請求】未請求

【請求項の数】4

【出願形態】FD

【全頁数】12

(21)【出願番号】特願平6-27610

(22)【出願日】平成6年(1994)2月1日

(71)【出願人】

【識別番号】000153498

【氏名又は名称】株式会社日立メディコ

【住所又は居所】東京都千代田区内神田1丁目1番14号

(72)【発明者】

【氏名】高橋 順

【住所又は居所】東京都千代田区内神田一丁目1番14号 株式会社日立メディコ内

(72)【発明者】

【氏名】畠山 敬信

【住所又は居所】東京都千代田区内神田一丁目1番14号 株式会社日立メディコ内

(72)【発明者】

【氏名】高野 博司

【住所又は居所】東京都千代田区内神田一丁目1番14号 株式会社日立メディコ内

(72)【発明者】

【氏名】坂本 和彦

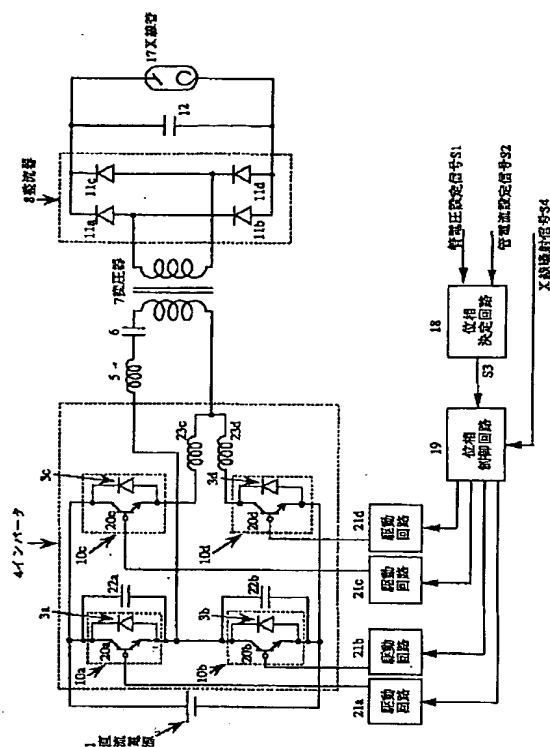
【住所又は居所】東京都千代田区内神田一丁目1番14号 株式会社日立メディコ内

要約

(57)【要約】

【目的】DC-DCコンバータにおいて、インバータのノイズを低減すると共に、上記スイッチング素子での損失を低減して高効率化を図る。

【構成】直流電源1から直流を受電して交流に変換するインバータ4の第一、第二のトランジスタ20a、20bには、ロスレススナバとして用いるキャパシタンス22a、22bをそれぞれ並列接続し、さらに第三、第四のトランジスタ20c、20dには、ロスレススナバとして用いるインダクタンス23c、23dをそれぞれ直列接続する。これにより、インバータ4で発生するノイズを低減できると共に、上記各トランジスタ20a～20dでの損失を低減して高効率化を図ることができる。



請求の範囲

【特許請求の範囲】

【請求項1】直流電源と、この直流電源の正極に接続された第一のスイッチ及びその負極に接続された第二のスイッチから成る第一の直列接続体を有すると共に、上記正極に接続された第三のスイッチ及び負極に接続された第四のスイッチから成り第一の直列接続体に並列接続された第二の直列接続体を有し、且つ上記第一から第四のスイッチにそれぞれ逆並列接続された第一から第四のダイオードを有し、上記直流電源から直流を受電し交流に変換するフルブリッジ型インバータと、このインバータの出力側にて直列接続されたインダクタンス及びキャパシタンスと、このインダクタンス及びキャパシタンスに直列接続され出力と絶縁する変圧器と、この変圧器の出力を直流に変換する整流器と、この整流器の出力に接続された負荷と、この負荷に印加する電圧及び負荷に流す電流の設定信号に応じて、上記第一から第四のスイッチのオンとオフのタイミングを制御する手段を有して構成されるDC-DCコンバータにおいて、上記インバータの第一と第二のスイッチにはそれぞれ並列接続されたロスレス(無損失)スナバとして用いるキャパシタンスと、上記インバータ第三と第四のスイッチにはそれぞれ直列にロスレススナバとしてインダクタンスを設けたことを特徴とするDC-DCコンバータ。

【請求項2】上記負荷はX線管であることを特徴とする特許請求の範囲第1項記のDC-DCコンバータ。

【請求項3】前記第一から第四のスイッチのオンとオフのタイミングを制御する手段として、負荷に印加する電圧及び負荷に流す電流の設定信号に応じて上記第一から第四のスイッチの動作周波数と位相差の制御を行う制御回路を設けたことを特徴とする請求項1または2記載のDC-DCコンバータ。

【請求項4】負荷はX線管であることを特徴とする請求項1、2または3記載のDC-DCコンバータ。

詳細な説明

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、適宜の直流電源からインバータを介して交流電圧を変圧器に送りそ

の出力を整流して直流電圧を所要の負荷に供給するDC-DCコンバータに関し、特に上記インバータの各スイッチング素子にかかる電圧・電流の時間変化率を抑制してノイズを低減できると共に、上記スイッチング素子での損失を低減して高効率化を図ることが可能なソフトスイッチング方式のDC-DCコンバータに関する。

【0002】

【従来の技術】近年、コンバータの一部に共振素子を挿入して電圧波形あるいは電流波形を正弦波状にし、スイッチング時のスイッチング素子の負担を軽減する共振型コンバータの開発が進んでいる。このフルブリッジ型のインバータを用いた共振型コンバータの出力電圧を制御する方法の一つとして位相差制御方式がある。この方式の動作については特開昭63-190556号に詳細な記載があり、またこの方式を用いたソフトスイッチング方式DC-DCコンバータに関しては、特願平4-201772号に記してある。このソフトスイッチング方式は、スイッチング損失の低減とスイッチングに伴って発生するノイズの低減に非常に効果的な方法であるが、負荷条件によっては、スイッチとソフトスイッチング動作に必要な補助回路に大きな電流が流れて、導通損失が大きくなるという欠点もあった。

【0003】そこで、一方今回は上記ソフトスイッチング方式の欠点を補う方法として、ロスレススナバキャパシタンス及びロスレススナバインダクタンスを適用したソフトスイッチング方式フルブリッジ型DC-DCコンバータについて述べる。

【0004】先ず、インバータを用いたDC-DCコンバータの一例として、図9に示すような共振型DC-DCコンバータを取り上げる。このDC-DCコンバータは直流電源1と、この直流電源1の正極に接続された第一のスイッチ2a及びその負極に接続された第二のスイッチ2bから成る第一の直列接続体を有すると共に、上記正極に接続された第三のスイッチ2c及び負極に接続された第四のスイッチ2dから成り、上記第一の直列接続体に並列接続された第二の直列接続体を有し且つ上記第一から第四のスイッチ2a～2dにそれぞれ逆並列接続された第一から第四のダイオード3a、3b、3c、3dを有し、上記直流電源1から直流を受電して交流に変換するインバータ4と、このインバータ4の出力側に直列接続されたインダクタンス5及びキャパシタンス6と、このインダクタンス5及びキャパシタンス6に直列接続され出力と絶縁する変圧器7と、この変圧器7の出力を直流に変換する整流器8と、この整流器8の出力側に接続された負荷9と、この負荷9に印加する電圧及び負荷に流す電流の設定信号に応じて上記第一から第四のスイッチ2a～2dのオン、オフのタイミングを制御する手段(図示省略)とを有して成っていた。なお、図9において、上記第一から第四のスイッチ2a～2dとダイオード3a～3dとでそれぞれ第一のアーム10a、第二のアーム10b、第三のアーム10c、第四のアーム10dとが構成されている。また、上記整流器8は、四つのダイオード11a、11b、11c、11dで入力電圧を全波整流するようになっている。さらに、符号12は、上記整流器8の出力電圧を平滑して負荷9に印加するキャパシタンスを示している。

【0005】次に、上記のように構成された従来のDC-DCコンバータの動作について、図10を参照して簡単に説明する。図10において、(a)、(b)、(c)、(d)は、それぞれ図9に示すインバータ4の第一のスイッチ2a、第四のスイッチ2d、第二のスイッチ2b、第三のスイッチ2cのオン、オフの期間を示している。そして、図10より明らかなように第一のスイッチ2aと第四のスイッチ2dとは位相差 α だけずれてオンし、また第二のスイッチと第三のスイッチ2cも位相差 α だけずれてオンするようになっている。さらに、第一のスイッチ2aと第二のスイッチ2b、及び第三のスイッチと第四のスイッチ2dは、それぞれ 180° の位相差で交互にオンする。

【0006】以上の動作では、(a)及び(b)に示す第一のスイッチ2a及び第四のスイッチ2dが同時にオンしている期間($T_{b3} \sim T_{b4}$)、並びに(c)及び(d)に示す第二のスイッチ2b及び第三のスイッチ2cが同時にオンしている期間($T_{b6} \sim T_{b7}$)だけ図9に示す直流電源1から電力が供給されるので、インバータ4の出力電圧 V_{ab} は、図10(j)に示すように、上記の期間だけ電圧を正負の波高値とする方形波となる。従って、第一のスイッチ2aと第四のスイッチ2dとの位相差 α あるいは第二のスイッチ2bと第三のスイッチ2cとの位相差 α を変化させると、それぞれのスイッチ2a～2dが同時にオンする期間を変化させることができ、図9に示す負荷9に供給する電力を制御することができる。この場合、該当するスイッチ間の位相差 α と出力電圧 V_{out} との関係を示すと図11のようになる。この図は、横軸を位相差 α とし、縦軸を負荷9への出力電圧 V_{out} として、この位相差 α と出力電圧 V_{out} との関係を上記負荷9の抵抗値 R_1 、 R_2 、 R_3 ($R_1 > R_2 > R_3$)をパラメータとして表したグラフである。

【0007】ここで、上記の構成及び動作において、ターンオンが遅れない第一のスイッチ2aとこれに逆

並列接続された第一のダイオード3aとから成る第一のアーム10a、及び第二のスイッチ2bとこれに逆並列接続された第二のダイオード3bとから成る第二のアーム10b(第一及び第二のアームを総称して左側アームと呼ぶこととする)の動作を検討する。図10(e)に示すように、第一のアーム10aに流れる電流 I_{c1} は、第一のスイッチ2aへのオン信号が入力される時点Tb1においては負である。従って、この時点では、上記第一のスイッチ2aにかかっている電圧は、第一のダイオード3aのオン電圧だけであり、ほぼゼロである。そして、電流が負から正に変化して第一のスイッチ2aに電流が流れ始める時の該スイッチ2aの損失は、その時の電圧と電流の積となるのでゼロである。しかし、上記第一のスイッチ2aがターンオフする時点Tb4では、上記第一のアーム10aに流れる電流 I_{c1} は、図10(e)に示すように正である。この時、上記第一のスイッチ2aがターンオフを開始して電流がゼロになるまでの動作を図12に示すが、この図に示すように電流がゼロになる前にそのスイッチ2aの電圧が増加し始めるので、この電流と電圧とによって第一のスイッチ2aは、斜線を付して示す領域分の損失を生じることになる。このような動作は、第二のアーム10bについても同様である。

【0008】上記のような損失を低減するために、例えば図13(a)に示すようにトランジスタ等のスイッチ13に対して並列に接続されたキャパシタンス14と抵抗15とから成る構成や、同図(b)に示すように同じくスイッチ13に対して並列に接続されたキャパシタンス14と抵抗15とダイオード16とから成る構成のスナバ回路と呼ばれる回路を用いていた。このようなスナバ回路を上記第一及び第二のスイッチ2a、2bに並列に設けると、各スイッチ2a、2bがターンオンするときの電圧の立ち上がりが抑制されて、ターンオフ時のスイッチング損失が低減できるものであった。

【0009】しかし、上記のようなスナバ回路では、図13(c)に示すスイッチ13がオフしている時に、キャパシタンス14に蓄積された電荷は、上記スイッチ13がターンオンすると該スイッチ13と抵抗15を介して放電されるので、その抵抗15によって損失が生じる。そして、この抵抗15はこの時の電流の最大値を制御するものなので、上記抵抗15がなければ過大な電流が流れ、スイッチ13を破壊することとなる。上記の抵抗15による損失は、スイッチ13がターンオンとターンオフとを繰り返すごとに生じるので図9に示すインバータ4においては、各スイッチ2a、2bの損失が該インバータ4の動作周波数に比例して増加する。特に共振型コンバータにおいては、装置の小型軽量化のために動作周波数を高くすることが一般的であり、スイッチング損失が非常に大きくなるものであった。

【0010】次に、図9及び図10に示す構成及び動作において、ターンオンが遅れる第三のスイッチ2cとこれに逆並列接続された第三のダイオード3cとから成る第三のアーム10c、及び第四のスイッチ2dとこれに逆並列接続された第四のダイオード3dとから成る第四のアーム10d(第三のアーム及び第四のアームを総称して右側アームとする)の動作を検討する。

【0011】図10に示す例では、同図(b)に示す第四のスイッチ2dのオン信号が出力されている期間(Tb3～Tb6)内の時点Tb5に第四のアーム10dの電流 I_{c4} はゼロとなり(図10(f)参照)、その時点Tb5以後は負の電流が流れる。つまり、第四のアーム10dにおいて逆並列接続された第四のダイオード3dに電流が流れる。その後、時点Tb6において、図10R>0(b)に示すように第四のスイッチ2dへのオン信号が無くなり、同図(d)に示すように第三のスイッチ2cがターンオンを開始する。すると、それまで上記第四のダイオード3dを流れていた電流は、第三のスイッチ2cに転流し、第四のダイオード3dは逆バイアスされてターンオフする。ところが、このとき上記第四のダイオード3dは瞬時にはターンオフすることができず、そのPN接合の接合容量を充電するまでダイオードにリカバリ電流とよばれる電流が流れる。従って、このリカバリ電流が流れている間は、図9に示す第三のアーム10cと第四のアーム10dとは短絡されている状態と等しく、過大な電流が流れてスイッチの損失が増大するばかりでなく、大きなノイズが発生して制御系などに悪影響を及ぼしたり、さらには第三及び第四のスイッチ2c、2dを破壊することもあった。このような動作は第三のスイッチ2cがターンオフするときにも全く同様である。上記の現象(ダイオードのリカバリ現象)による損失は、各スイッチ2c、2dがターンオンとターンオフを繰り返す毎に生じるので、図9に示すインバータ4においては、各スイッチ2c、2dの損失が該インバータ4の動作周波数に比例して増加する。特に共振型コンバータにおいては、装置の小型軽量化のために動作周波数を高くすることが一般的であり、スイッチング損失が非常に大きくなるものであった。

【0012】

【発明が解決しようとする課題】以上のように、従来のDC-DCコンバータにおける位相差制御においては、図9に示すインバータ4のターンオンが遅れない第一及び第二のアーム(左側のアーム)10

a, 10bの動作と、ターンオンが遅れる第三及び第四のアーム(右側のアーム)10c, 10dの動作とは異なっており、左側のアーム10a, 10bではスナバ回路(図13参照)によるスイッチング損失が増大したり、右側のアーム10c, 10dでは各スイッチ2c, 2dに逆並列接続されたダイオード3c, 3dのリカバリ電流によるアーム短絡によって上記各スイッチ2c, 2dが破壊されたり、スイッチング損失が増大するという問題があった。その他にも、各スイッチにかかる電圧の時間変化率や各スイッチに流れる電流の時間変化率が大きいことから、発生するノイズが大きくなり、制御系に悪影響を及ぼす場合もあった。

【0013】上記の問題点を解決できる方法として、特願平4-201772号にソフトスイッチング方式DC-DCコンバータに関して記した。このソフトスイッチング方式は、スイッチング損失の低減とスイッチングに伴って発生するノイズの低減に非常に効果的な方法であるが、負荷条件によっては、インバータの主スイッチとソフトスイッチング動作に必要な補助回路に大きな電流が流れて、導通損失が大きくなり、効率が低下するという欠点もあった。

【0014】そこで、本発明は上記のような問題点に対処し、いかなる負荷条件においても、インバータが発生するノイズを低減できると共に、上記スイッチング素子での損失を低減して、高効率化を図ることができるソフトスイッチング方式のDC-DCコンバータを提供することを目的とする。

【0015】

【課題を解決するための手段】上記目的を達成するために、本発明によるDC-DCコンバータは、直流電源と、この直流電源の正極に接続された第一のスイッチ及びその負極に接続された第二のスイッチからなる第一の直列接続体を有すると共に上記正極に接続された第三のスイッチ及び負極に接続された第四のスイッチから成り、上記第一の直列接続体に並列接続された第二の直列接続体を有し、且つ上記第一から第四のスイッチにそれぞれ逆並列接続された第一から第四のダイオードを有し、上記直流電源から直流を受電して交流に変換するインバータと、このインバータの出力側にて直列接続されたインダクタンス及びキャパシタンスに直列接続され出力と絶縁する変圧器と、この変圧器の出力を直流に変換する整流器と、この整流器の出力側に接続された負荷と、この負荷に印加する電圧及び負荷に流す電流の設定信号に応じて上記第一から第四のスイッチのオン、オフのタイミングを制御する手段とを有して構成されるDC-DCコンバータにおいて、上記インバータの第一及び第二アーム(左側アーム)にはロスレススナバとして用いるキャパシタンスをそれぞれ並列接続し、第三及び第四のアーム(右側アーム)にはロスレススナバインダクタンスをそれぞれ直列に設けるものである。

【0016】また、上記回路の構成として、左右のアームのロスレススナバを交換(すなわち左側アームにロスレススナバインダクタンスを、右側アームにロスレススナバキャパシタンスを設ける構成とする)すると同時に、右側アームをターンオンが遅れないアームとし、左側をターンオンが遅れるアームとして制御を行っても上記と全く等価である。

【0017】さらに、前記第一から第四のスイッチのオン、オフのタイミングを制御する手段として、負荷に印加する電圧及び負荷に流す電流の設定信号に応じて上記第一から第四のスイッチの動作周波数と位相差を制御する周波數位相決定回路を設けても良い。なお、上記の各手段において、その負荷をX線管としてX線高電圧装置を構成すると効果的である。

【0018】

【作用】このように構成されたDC-DCコンバータは、インバータのロスレススナバキャパシタンスを設けたターンオンが遅れない第一及び第二の各アーム(左側アーム)においては、ターンオン時にはスイッチにかかる電圧はダイオードのオン電圧だけでほぼゼロであり、その時の損失は電圧と電流の積となるのでゼロである。また、上記インバータの第一、第二のスイッチにはキャパシタンスをロスレススナバとして並列に接続したことにより、上記ロスレススナバキャパシタンスの充放電によって各スイッチにかかる電圧の時間変化率が小さく、ノイズの発生が少ないソフトスイッチングが実現できる。

【0019】一方、インバータのターンオンが遅れる第三及び第四の各アーム(右側アーム)においては、インバータの出力に直列接続されたインダクタンス及びキャパシタンスの値をそれぞれL, Cとし、ロスレススナバインダクタンスの大きさを L_a (第三及び第四のアームに設けられたロスレススナバインダクタンスの値は同じとする)とすると、この回路の直列共振周波数 f_r は、【0020】 $f_r = 1 / 2\pi\sqrt{(L + L_a) \times C}$ となるが、インバータの動作周波数 f_0 をこの f_r またはこれに近い値に設定すると、ターンオンが遅れる右側アームにおいては電流が進み位相になるので、ロスレススナバインダクタンスにより、第三の

スイッチ及び第四のスイッチにおいては電流がゼロの状態ターンオン、一方電流と電圧が共にゼロの状態ターンオフが実現される。

【0021】さらに、上記のような動作モードを維持できれば、リカバリ現象を除去し、スイッチング時の損失をさらに低減することが可能となり、低ノイズ化が実現できる。

【0022】上記のような方法を用いれば、特願平4-201772号に記したソフトスイッチング方式DC-DCコンバータと比較して、より広範囲の負荷条件あるいは位相差においても、一層効率の高いDC-DCコンバータを実現でき、その欠点を補うことができる。

【0023】

【実施例】以下、本発明の実施例を添付図面に基づいて詳細に説明する。図1は、本発明による共振型DC-DCコンバータの実施例を示す回路図である。この共振型DC-DCコンバータは、適宜の直流電源からインバータを介して交流電圧を変圧器に送りその出力を整流して直流電圧を所要の負荷に供給する電力変換器と成るもので、図1に示すように、直流電源1と、インバータ4と、インダクタンス5及びキャパシタンス6と、変圧器7と、整流器8と、負荷としてのX線管17と、位相決定回路18及び位相制御回路19とを有して成り、共振型インバータ式X線高電圧装置と呼ばれるものである。

【0024】上記直流電源は、例えばバッテリーなどであり、インバータ4は、上記直流電源1から直流を受電して交流に変換するもので、該直流電源1の正極に接続された第一のスイッチとしてのトランジスタ20a及びその負極に接続された第二のスイッチとしてのトランジスタ20bから成る第一の直列接続体と、上記正極に接続された第三のスイッチとしてのトランジスタ20c及び負極に接続された第四のスイッチとしてのトランジスタ20dから成り上記第一の直列接続体に並列接続された第二の直列接続体と、上記各トランジスタ20a～20dにそれぞれ逆並列接続された第一～第四のダイオードとから成る。なお、上記各トランジスタ20a～20dは、それぞれベース電流を流すことによってターンオンするようになっている。そして、第一のトランジスタ20aと第一のダイオード3aとで第一のアーム10aを、また第二のトランジスタ20bと第二のダイオード3bとで第二のアーム10bを、第三のトランジスタ20cと第三のダイオード3cとで第三のアーム10cを、第四のトランジスタ20dと第四のダイオード3dとで第四のアーム10dをそれぞれ構成している。

【0025】上記インバータ4の右側アームにはロスレススナバインダクタンス23c、23dが設けられている。さらに出力側には、インダクタンス5が接続されると共に、このインダクタンス5にはキャパシタンス6が直列接続されている。そして、これらのロスレススナバインダクタンス23c、23d、インダクタンス5及びキャパシタンス6とで共振回路を構成している。上記インダクタンス5及びキャパシタンス6には変圧器7が直列接続されており、この変圧器7で前記インバータ4からの出力電圧を昇圧すると共に、出力と絶縁している。整流器8は、上記変圧器7からの出力電圧を直流に変換するもので、図9に示すと同様に四つのダイオード11a～11dから成る。さらに、上記整流器8の出力側にはX線管17が負荷として接続されている。なお、符号12は、上記整流器8の出力電圧を平滑してX線管17に印加するための平滑キャパシタンスである。

【0026】そして、位相決定回路18及び位相制御回路19は、上記X線管17に印加する電圧及びX線管17に流す電流の設定信号に応じて上記第一～第四のトランジスタ20a～20dのオン、オフのタイミングを制御する手段となるもので、位相決定回路18は管電圧設定信号S1及び管電流設定信号S2によって各トランジスタ20a～20dの動作位相を決めるものであり、位相制御回路19は上記位相決定回路18からの出力信号S3に応じて上記各トランジスタ20a～20dが動作する制御信号を、図示外のコントローラから入力するX線曝射信号S4によって出力するものである。なお、符号21a～21dは、上記位相制御回路19から出力される制御信号に従ってそれぞれトランジスタ20a～20dを駆動する駆動回路を示している。

【0027】ここで、本発明においては、上記インバータ4の第一及び第二のアーム10a、10bには、ロスレス(無損失)スナバとして用いるキャパシタンス22a、22bがそれぞれ並列に接続され、第三及び第四のアーム10c、10dにはロスレススナバとしてのインダクタンス23c、23dが直列に接続されている。

【0028】次に、このように構成された共振型DC-DCコンバータの動作について説明する。まず、図1に示す共振型DC-DCコンバータにおける主回路構成部(直流電源1、インバータ4、インダクタンス5、キャパシタンス6、変圧器7、整流器8、X線管17)は、図2に示すような等価回路となる。すなわち、インバータ4の各トランジスタ20a～20dは、図9に示すと同様にそれぞれ第一のスイッチ2a、第

二のスイッチ2b, 第三のスイッチ2c, 第四のスイッチ2dと表され、X線管17は負荷9と表される。そこで、この図2に示す等価回路を用いて、上記主回路構成部の動作原理を図3及び図4を参照して説明する。

【0029】図2の等価回路において、インバータ4のターンオンが遅れない左側のアームすなわち第一のアーム10a及び第二のアーム10bに着目する。インバータ周波数 f_0 を回路の直列共振周波数 f_r 付近で動作させると、左側アームの電流波形は図10(e)及び(g)に示すように、ターンオン時にはそれぞれのアームに逆並列接続されたダイオード3a及び3bに電流が流れ、一方ターンオフ時にはスイッチ2a及び2bに電流が流れる。従って、左アームにおいてはゼロ電圧・ゼロ電流でターンオン(ZVS・ZCSターンオン)が、またゼロ電圧でターンオフ(ZVSターンオフ)が実現される。また、図3において第一のスイッチ2a及び第二のスイッチ2bが共にオフの期間、すなわち図4(b)～(c)の期間をデッドタイム T_d と称するが、この際デッドタイム T_d 中に充放電が完了するようなキャパシタンス22a, 22bの値を適当に選定することによって、両方のスイッチ2a, 2bに対しロスレススナバとして用いるキャパシタンス22a, 22bを効果的に利用した電圧時間変化率を抑制したノイズの少ないソフトスイッチングが実現可能となる。

【0030】図4(a)～(d)は、第一のスイッチがオンの状態(a)からそのスイッチ2aをオフし(b)、デッドタイム期間(b, c)の後に第二のスイッチ2bをオンするまでのモードを示している。まず、図4(a)では、第一のスイッチ2aがオンしており、この時、第一のキャパシタンス22aの電圧 $V_{c1}=0$ ボルト、第二のキャパシタンス22bの電圧 $V_{c2}=E$ ボルトである。次に、図4(b)は、第一のスイッチ2aがオフした時点を示し、この時第一及び第二のスイッチ2a, 2bは共にオフである。この間、第一のキャパシタンス22aの電圧 V_{c1} はゼロボルトから徐々に上昇し、一方逆に第二のキャパシタンス22bの電圧 V_{c2} は、 $V_{c1}+V_{c2}=E$ の関係を保ちながら徐々に下降していく。

【0031】次に、図4(c)では、上記キャパシタンス22a, 22bの充放電が完了し、第一のキャパシタンス22aの電圧 V_{c1} はEボルトに、また第二のキャパシタンス22bの電圧 V_{c2} は0ボルトへと変化し、第二のダイオード3bが導通する。その後、図4(d)では、第二のスイッチ2bにオン信号が与えられ、電流 I_r の極性が正から負に反転すると、上記第二のスイッチ2bに自然転流してオンする。

【0032】この状態から逆に、第二のスイッチ2bがオフし、第一のスイッチ2aがオンする動作は、第一のスイッチ2aと第二のスイッチ2bとを入れ換えた形で図4(a)～(d)と同様に進む。なお、図4(a)～(d)の動作の間における第一及び第二のキャパシタンス22a, 22bの電圧 V_{c1} , V_{c2} の変化の様子を示すと、図4(e)のようになる。

【0033】以上のことから、図4(e)に示すデッドタイム T_d 中に充放電が完了するようなキャパシタンス22a, 22bの値を適当に選定することによって、両方のスイッチ2a, 2bに対しロスレススナバとして用いるキャパシタンス22a, 22bを効果的に利用したソフトスイッチングが実現可能となる。

【0034】次に、ターンオフが遅れるロスレススナバインダクタンスを設けた第三のアーム10cと第四のアーム10d(右側アーム)の動作について図5, 図6を用いて説明する。図5(a)～(d)は第三のスイッチ2cがオンしている状態から第四のスイッチ2dがオンするまでのモードを示している。図10(f), (h)に示すように、従来右側アームにおいては電流が進み位相になるため、第三のスイッチ2cがオフする直前の電流は図5(a)のように第三のダイオード3cを流れていた。ここで直列共振インダクタンス5の値を L 、ロスレススナバインダクタンスの値を L_a とし、これらの和($L+L_a$)を従来回路における直列共振インダクタンス5と同じ値に設定すれば、やはり従来と同じく第三のスイッチ2cがオフする直前には電流は第三のダイオード3cを流れる。

【0035】次に第三のスイッチがオフし(図5(b))、デッドタイムを経て第四のスイッチ2dがオンする(図5(c))と、第三のダイオード3cに流れている電流が徐々に減少する一方、第四のスイッチ2dに流れる電流がゼロから徐々に上昇し始め、第三にダイオード3cは自然にオフする(図5(d))。この際の電流の時間変化率は電源電圧 E とロスレススナバインダクタンスの値 L_a によって決定される。上記のように図5R>5(b)において第三のスイッチ2cは第三のダイオード3cに電流が流れているから、第三のスイッチ2cにかかる電圧がゼロであり、ゼロ電圧・ゼロ電流でターンオフ(ZVS, ZCS)が実現される。また、図5(c)において第四のスイッチ2dに流れる電流は第四のスイッチがオンした後ゼロから徐々に上昇するから、電流がゼロの状態ですターンオン(ZCS)が実現する。また逆に第四のスイッチ2dがターンオフし、第三のスイッチ2cがターンオンする動作も上記図5(a)～(d)と全く同じである。上記のようにロスレススナバインダクタンスにより、第三のスイッチ及び第四のスイッチにおいてはゼロ

電流ターンオン、一方、ゼロ電圧・ゼロ電流ターンオフが実現される。さらに、上記のような動作モードでは各スイッチがターンオフした際、ロスレススナバインダクタンスに電圧がかかるため、逆並列ダイオード3cあるいは3dには従来のように急激には電圧がかからないため、ダイオード3c、3dのリカバリ現象が起こらなくなり、スイッチング時の損失と低ノイズ化に効果的である。その上、上記のような方法を用いれば、特願平4-201772号に記したソフトスイッチング方式DC-DCコンバータと比較して、より広範囲の負荷条件あるいは位相差においても、一層効率の高いDC-DCコンバータを実現でき、その欠点を補うことができる。

【0036】次に、図1に示す実施例に戻り、この実施例の動作について図6に示すタイミング線図を参照にして説明する。まず、図1に示す負荷としてのX線管17に印加する管電圧及び管電流が決まると、管電圧に対応した管電圧設定信号S1、及びその管電流に対応した管電流設定信号S2を位相決定回路18へ入力する。この位相決定回路18では、上記の管電圧信号S1及び管電流信号S2から負荷抵抗値を求め、この負荷抵抗値と管電圧とから前述の図11に示すグラフの関係をを用いて、インバータ4の各トランジスタ20a～20dの動作位相差 α を決定する。そして、この位相差に応じた出力信号S3が上記位相決定回路18から出力され、位相制御回路19へ送られる。すると、この位相制御回路19では、上記の出力信号S3を入力してそれぞれのトランジスタ20a～20dがターンオン及びターンオフする動作信号を作成する。

【0037】次に、図1において図示外のコントローラからX線曝射信号S4が上記位相制御回路19に入力されると、インバータ4の各トランジスタ20a～20dがターンオン及びターンオフする信号がそれぞれ対応する駆動回路21a～21dへ出力され、各駆動回路21a～21dは、上記位相制御回路19から出力される動作信号に従って各トランジスタ20a～20dを駆動する。これにより、図6(a)～(d)に示すように、第一のトランジスタ20aと第二のトランジスタ20bは 180° の位相差で交互にオンし、また第三のトランジスタ20cと第四のトランジスタ20dも 180° の位相差を保って交互にオンするが、負荷条件に応じたある位相差 α で動作するように制御される。

【0038】次に、上記のような制御により、インバータ4の各トランジスタ20a～20dが動作を開始すると、図6(i)に示すような共振電流 I_r が図1に示す変圧器7に流れ、X線管17には設定された管電圧が印加されると共に管電流が流れる。この時、ターンオンが遅れないロスレススナバキャパシタンスを設けた第一のアーム10a及び第二のアーム10b(左側アーム)に流れる電流 I_{c1} 、 I_{c2} を見ると、図6(d)、(e)に示されるように、前述の図3及び図4で説明した動作原理に従って、それぞれのトランジスタ20a、20bにおいてはターンオン時には負の値をとり、ターンオフ時には正の値をとっており、ゼロ電圧・ゼロ電流ターンオン且つゼロ電圧・ゼロ電流ターンオフが実現されることが分かる。また、ロスレススナバキャパシタンスの影響で上記各トランジスタ20a～20dにかかる電圧の時間変化率が小さくでき、ノイズの発生が抑制される。

【0039】一方、ターンオンが遅れるロスレススナバインダクタンスを設けた第三のアーム10c及び第四のアーム10d(右アーム)では、前述した図5で説明した動作原理に従って、それぞれのアーム10c、10dにおいてターンオン時には電流がゼロ、ターンオフ時には負の値をとっており、第一及び第二のスイッチはゼロ電流ターンオン且つゼロ電圧・ゼロ電流ターンオフを実現することが分かる。また、ロスレススナバインダクタンスの影響で上記各トランジスタ20c～20dにかかる電圧の時間変化率が小さくなり、ノイズの発生が抑制される。なお、インバータの出力電圧波形は、ロスレススナバインダクタンス23c、23dの影響により、図10R>O(j)に示した従来の方形波とは異なる。

【0040】図7は本発明の第二の実施例を示す回路図である。この実施例は、主回路構成部は図1の実施例と全く同じであるが、インバータ4の第一～第四のトランジスタ20a～20dのオン、オフを制御するタイミング制御手段として、負荷としてのX線管17に印加する電圧及び負荷に流す電流の設定信号に応じて、上記第一～第四のトランジスタ20a～20dの動作周波数と位相とを制御する周波數位相制御回路24を設けたものである。そして、この周波數位相制御回路24の前段側には前述の位相決定回路18と並列に周波数決定回路25が設けられている。この周波数決定回路25には、管電圧設定信号S1及び管電流設定信号S2によって各トランジスタ20a～20dの動作周波数を定めるものである。これにより、周波數位相制御回路24は、上記位相決定回路18からの出力信号S3及び周波数決定回路25からの出力信号S5に応じて上記各トランジスタ20a～20dが動作する周波数及び位相を制御する信号を、図示外のコントローラから入力するX線曝射信号S4によって出力するように動作する。なお、上記位相決定回路18及び周波数決定回路25は、それぞれ図11及び図8のグラフ

で示される関係をテーブル化したメモリ、または関係発生器あるいはオペアンプ等で容易に構成できる。そして、この実施例の場合は、インバータ4の各トランジスタ20a～20dのオン、オフのタイミングを位相差のみでなく、周波数制御も併用してコントロールすることができ、特に周波数を高くした場合に一層効率の良い動作を実現できる。

【0041】なお、本発明は上記実施例に限定されることなく、発明の主旨の範囲内で応用できる。例えば、インバータ4に用いたスイッチング素子はトランジスタの他、GTOを使用してもよいし、さらに高周波化するにはMOSFET、IGBT、Siトランジスタ、Siサイリスタ等の素子も適用可能である。また、インバータ4の直流電源1はバッテリーでも良いし、商用電源を整流したものでも良い。負荷はX線管に限られず、他の一般的な負荷対象でも良い。さらに、インダクタンス5は、変圧器7の漏れインダクタンスや配線のインダクタンスを利用することもできる。平滑キャパシタンス12は、負荷をX線管とした場合、高電圧ケーブルの静電容量を利用することもできる。

【0042】

【発明の効果】本発明は以上のように構成され、インバータの第一及び第二のアーム(左側アーム)にはロスレススナバとしてのキャパシタンスを並列に、また第三及び第四のアーム(右側アーム)にはロスレススナバとしてのインダクタンスを直列に接続したことにより、左側アームにおいてはデッドタイム期間Td中の上記ロスレススナバキャパシタンスの充放電によってゼロ電圧・ゼロ電流ターンオン且つゼロ電圧ターンオフが行われ、一方、右側アームにおいては、ロスレススナバインダクタンスの効果によりゼロ電流ターンオン且つゼロ電圧・ゼロ電流ターンオフが実現される。以上により、高効率でノイズを低減できるソフトスイッチングが実現できる。また、特に、X線CT装置のように、数百ボルト、数百アンペアをスイッチングするような、インバータ回路の近傍で診断画像を構成するための微小信号(数マイクロボルト程度)を検出しなければならないような装置に適用する場合、制御系のみならず、画像に悪影響を及ぼすノイズを低減できる本発明の効果は極めて大きい。

【0043】さらに、図7に示す第二の実施例においては、インバータの各スイッチの動作周波数と位相とを制御する周波數位相制御回路を設けたことにより、いかなる負荷条件下でも効率の良い動作を実現することができる。

図の説明

【図面の簡単な説明】

【図1】本発明による共振型DC-DCコンバータの実施例を示す回路図。

【図2】図1に示す共振型DC-DCコンバータにおける主回路構成部の等価回路を示す回路図。

【図3】上記主回路構成部の動作原理を説明するためのタイミング線図。

【図4】上記主回路構成部における第一及び第二のスイッチの動作を示す説明図。

【図5】上記主回路構成部における第三のスイッチ及び第四のスイッチの動作を示す説明図。

【図6】図1に示す実施例の動作を説明するためのタイミング線図。

【図7】本発明の第二の実施例を示す回路図。

【図8】インバータ周波数と出力電圧との関係を位相をパラメータとして表示したグラフ。

【図9】従来の共振型DC-DCコンバータを示す回路図。

【図10】従来例の動作を説明するためのタイミング線図。

【図11】位相差制御における位相差と出力電圧との関係を負荷抵抗をパラメータとして表したグラフ。

【図12】スナバを用いないときのターンオフ波形を示す説明図。

【図13】従来のスナバ回路の例を示す回路図。

【符号の説明】

1 直流電源

2a 第一のスイッチ

2b 第二のスイッチ

2c 第三のスイッチ

2d 第四のスイッチ

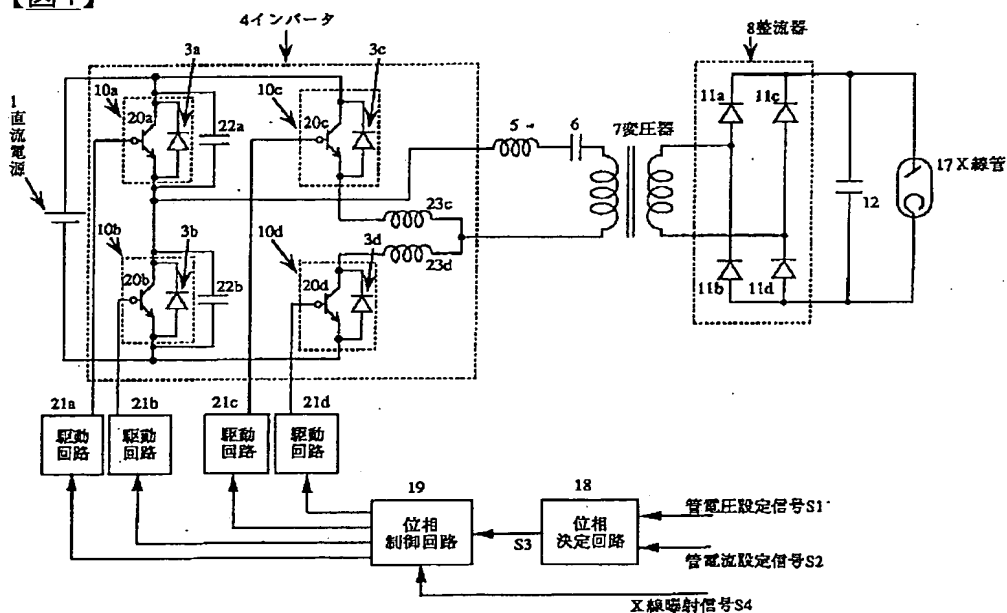
3a 第一のダイオード

3b 第二のダイオード

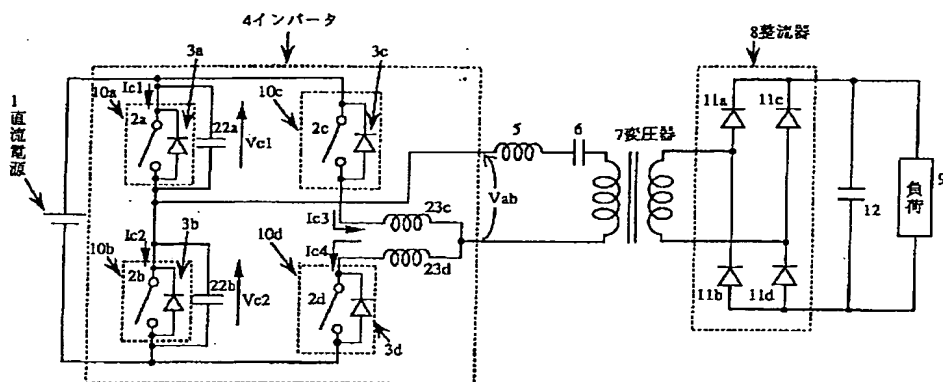
- 3c 第三のダイオード
- 3d 第四のダイオード
- 4 インバータ
- 5 インダクタンス
- 6 キャパシタンス
- 7 変圧器
- 8 整流器
- 9 負荷
- 10a 第一のアーム
- 10b 第二のアーム
- 10c 第三のアーム
- 10d 第四のアーム
- 12 平滑キャパシタンス
- 17 X線管
- 18 位相決定回路
- 19 位相制御回路
- 20a~20d トランジスタ
- 21 駆動回路
- 22a ロスレススナバとしてのキャパシタンス
- 22b ロスレススナバとしてのキャパシタンス
- 23c ロスレススナバとしてのインダクタンス
- 23d ロスレススナバとしてのインダクタンス
- 24 周波數位相制御回路
- 25 周波数決定回路

図面

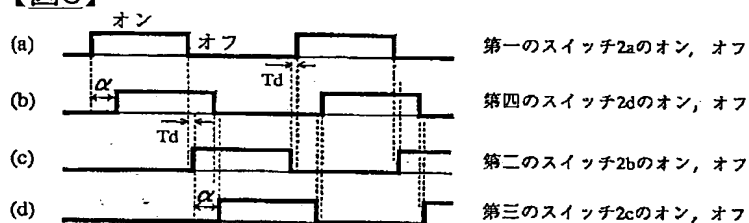
【図1】



【図2】

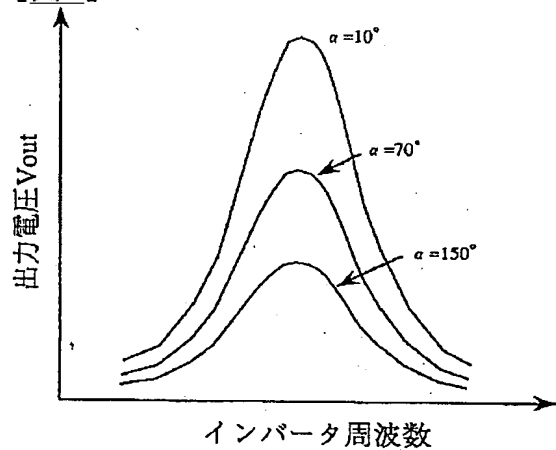


【図3】

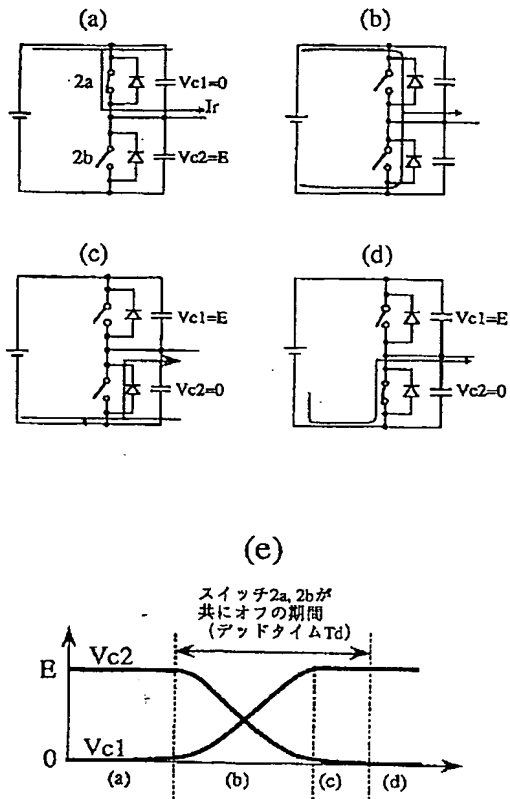


※ α : 位相差
 T_d : デッドタイム

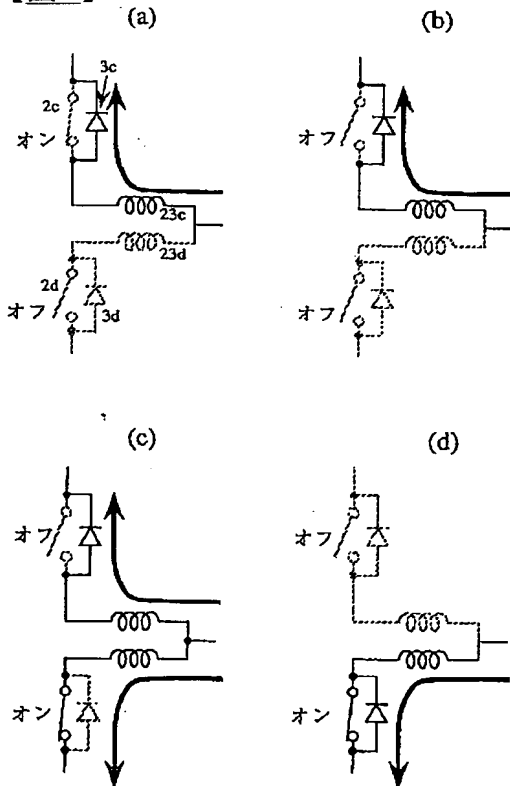
【図8】



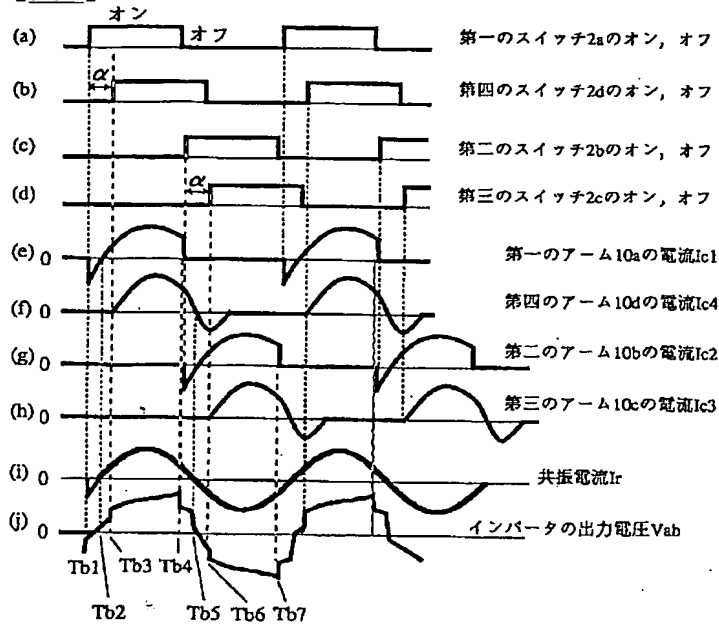
【図4】



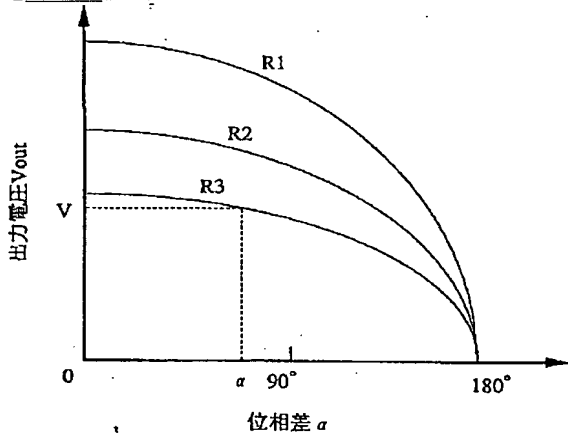
【図5】



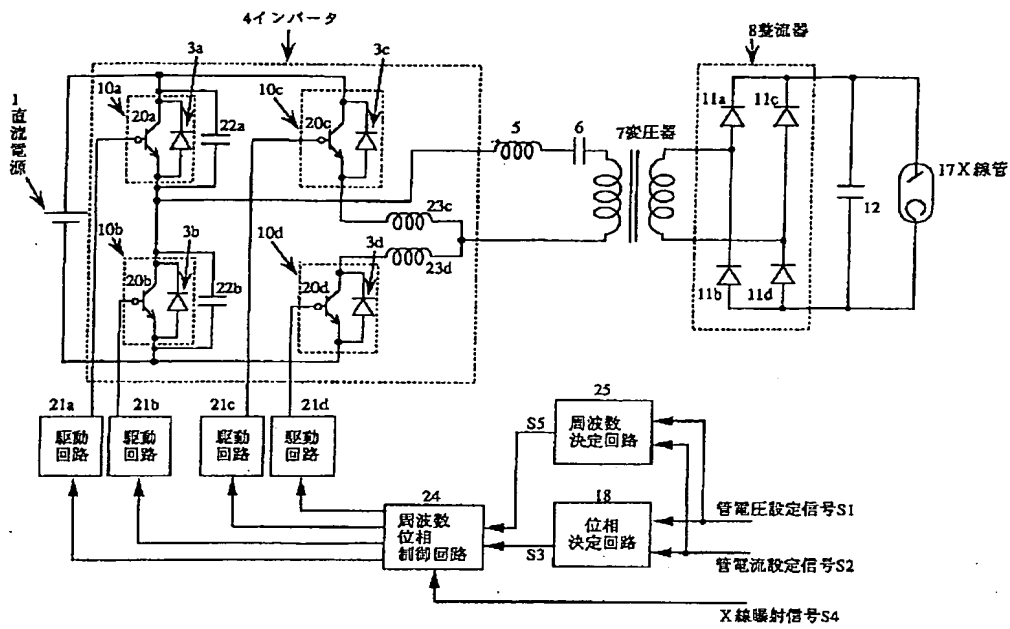
【図6】



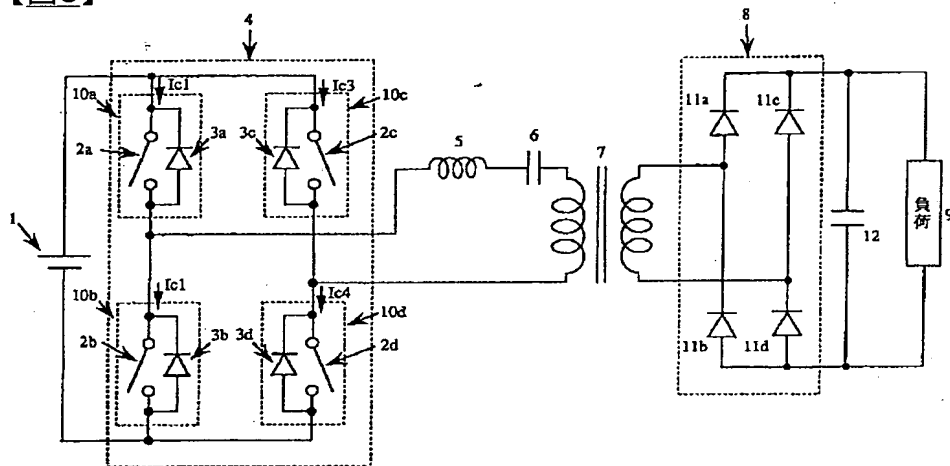
【図11】



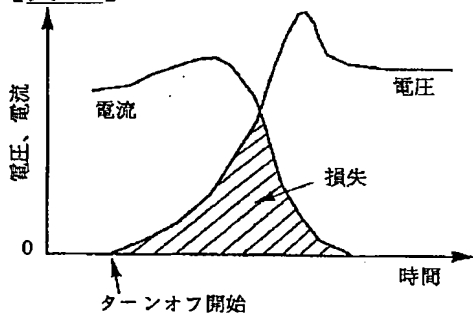
【図7】



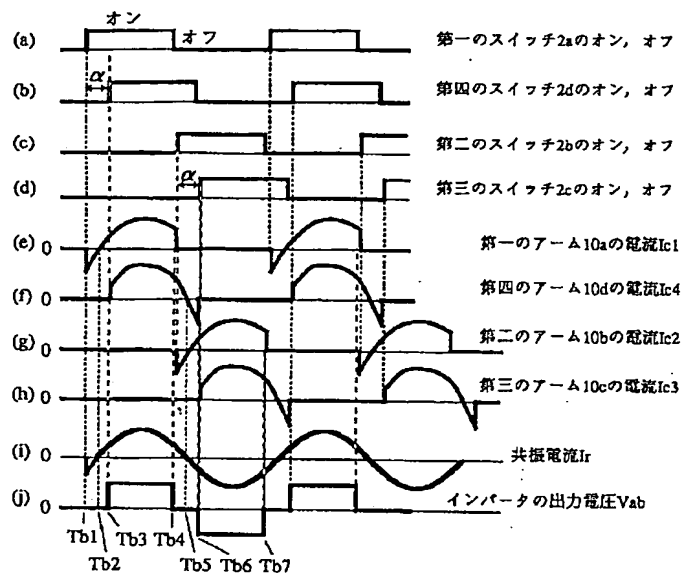
【図9】



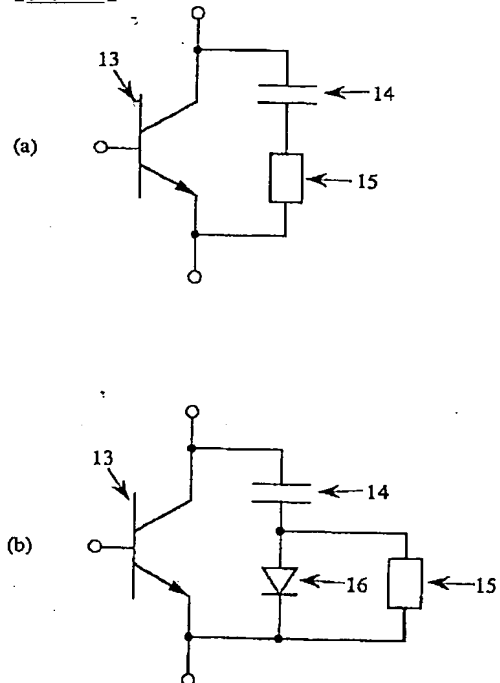
【図12】



【図10】



【図13】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☒ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☒ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.